

# 《半导体集成电路》实验

## 实验一、电路设计软件使用

### 一、实验目的

1. 了解 schematic 视图、layout 视图、spice 器件模型、电路 HDL 描述
2. 掌握电路设计软件基本应用

### 二、实验仪器设备

1. PC 机一台
2. 集成电路设计开发软件一套, **Electric VLSI Design System**

### 三、实验要求

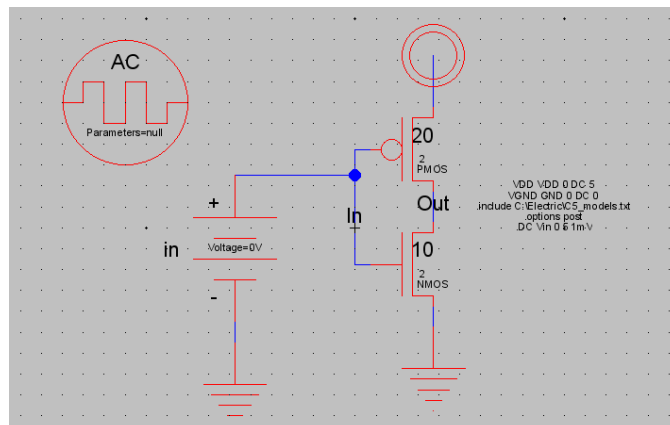
1. 预习教材中的相关内容。
2. 阅读并熟悉本次实验的内容。
3. 掌握设计软件的基本操作。
4. 用图形输入方式完成 CMOS 反相器电路原理图设计, 分析逻辑功能。
5. 生成电路的 VHDL 描述, 进行反相器逻辑功能仿真, 验证逻辑功能。

### 四、实验任务

1. 电路设计软件使用基础 (详见手册)

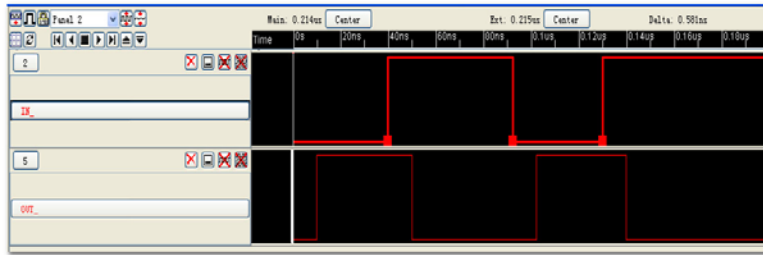
Double clicking on the jar file in C:\Electric will start Electric  
**Electric VLSI Design System Installation (for Windows)**

- 1) Ensure Java is installed on your computer by going to [Java.com](http://Java.com)
  - 2) Create a directory C:\Electric
  - 3) [Download](#) the electric (binary release) jar file into this directory (don't download to the desktop)
  - 4) Ensure the file extension is \*.jar since Windows may try to change the download to \*.zip
  - 5) Double clicking on the jar file in C:\Electric will start Electric
2. 基本的 CMOS 反相器原理图  
参见手册 **1-11: Schematics Tutorial**, [CMOSedu 2.jelib](#)



3. CMOS 反相器逻辑功能仿真

Tools->Simulation(Build-in)->ALS



## 五. 实验报告

1. 总结用设计软件开发系统对逻辑电路进行设计、仿真的操作步骤。
2. 分析实验任务的基本工作原理，画出仿真验证波形，并进行实验结果分析讨论。
3. 总结 CMOS 反相器逻辑电路设计的方法。

## 实验二、反相器版图设计

### 一、实验目的

1. 了解 layout 视图、DRC、ERC、LVS
2. 掌握版图设计基础、验证方法

### 二、实验仪器设备

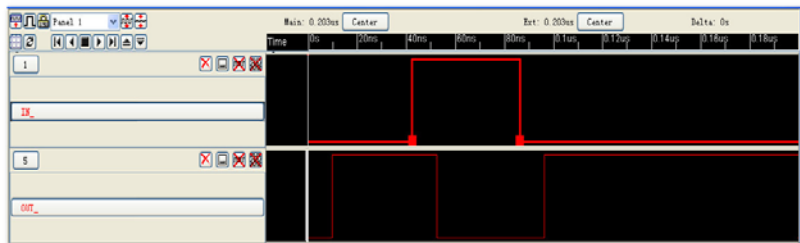
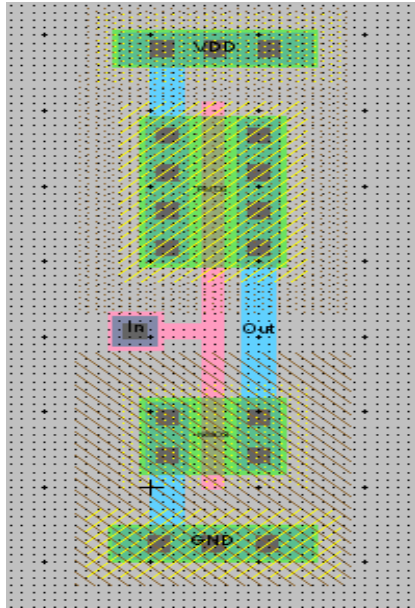
1. PC 机一台
2. 集成电路设计开发软件一套，**Electric VLSI Design System**

### 三、实验要求

1. 预习教材中的相关内容。
2. 阅读并熟悉本次实验的内容。
3. 完成 CMOS 反相器电路原理图和版图设计，分析逻辑功能。
4. 生成版图电路的 VHDL 描述，进行逻辑功能仿真，验证逻辑功能。
5. CMOS 反相器版图验证，进行 DRC、ERC、LVS。

### 四、实验任务

1. 版图设计基础（详见手册）  
手册 **1-10: IC Layout Tutorial**
2. 基本的 CMOS 反相器版图设计、逻辑验证  
[CMOSedu\\_3.jelib](#)



### 3. CMOS 反相器版图验证

手册 **1-12: Schematics and Layout Tutorial**

[CMOSedu 3.jelib](#)

进行 DRC、ERC、LVS

## 五. 实验报告

1. 总结用设计软件开发系统对逻辑电路进行设计、仿真的操作步骤。
2. 分析实验任务的基本工作原理，画出仿真验证波形，并进行实验结果分析讨论。
3. 总结 CMOS 反相器版图设计的方法。

## 实验三、与非门设计

### 一、实验目的

1. 了解 layout 视图、DRC、ERC、LVS
2. 掌握版图设计基础、验证方法

### 二. 实验仪器设备

1. PC 机一台
2. 集成电路设计开发软件一套, [Electric VLSI Design System](#)

### 三. 实验要求

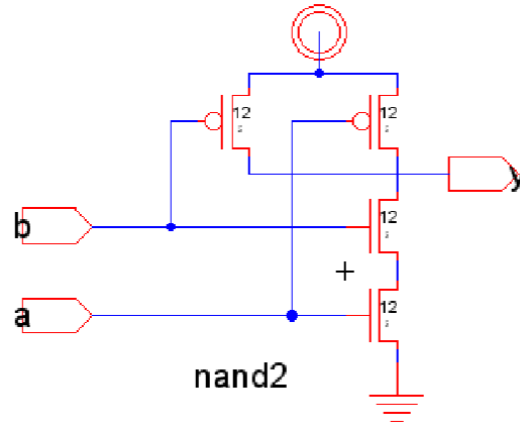
1. 预习教材中的相关内容。
2. 阅读并熟悉本次实验的内容。
3. 完成 CMOS 与非门电路原理图和版图设计, 分析逻辑功能。
4. 生成版图电路的 VHDL 描述, 进行逻辑功能仿真, 验证逻辑功能。

5. CMOS 与非版图验证，进行 DRC、ERC、LVS。

#### 四、实验任务

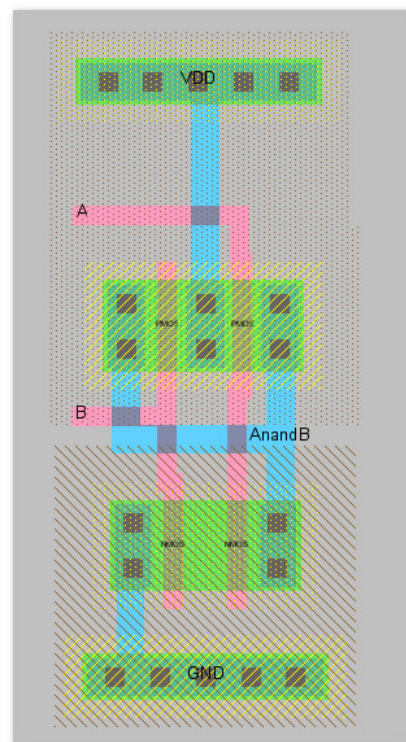
1. CMOS 与非门原理图设计、逻辑功能验证

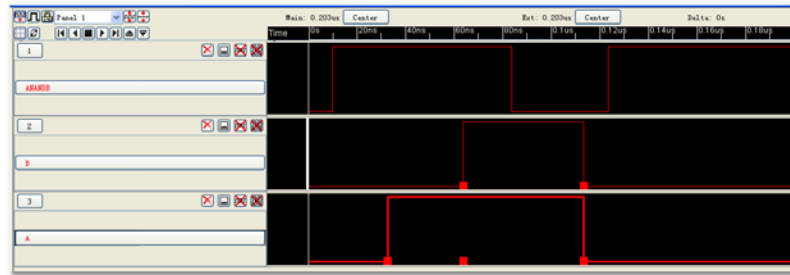
[CMOSedu\\_9.jelib](#)



2. 基本的 CMOS 与非门版图设计验证

[CMOSedu\\_10.jelib](#), 进行 DRC、ERC、LVS





## 五. 实验报告

1. 总结用设计软件开发系统对逻辑电路进行设计、仿真的操作步骤。
2. 分析实验任务的基本工作原理，画出仿真验证波形，并进行实验结果分析讨论。
3. 总结与非门原理图和版图设计的方法。