
电子技术基础实验讲义

目录

第一部分 基础型实验	1
实验 1 基尔霍夫定律的验证	1
实验 2 常用电子仪器的使用	4
实验 3 集成运算放大电路的基本应用	9
实验 4 基本逻辑门电路逻辑功能的测试	13
第二部分 综合设计型实验	16
实验 5 译码器及其应用.....	16
实验 6 计数器电路的设计.....	20
实验 7 振荡、计数、译码、显示电路的设计.....	25
实验 8 报警电路的设计.....	28
实验 9 光控音乐门铃的设计.....	32

第一部分 基础型实验

实验 1 基尔霍夫定律的验证

一. 实验目的

1. 验证基尔霍夫定律的正确性, 加深对基尔霍夫定律的理解。
2. 验证线性电路中叠加原理的正确性及其适用范围。
3. 加深对线性电路的叠加性和齐次性的认识和理解。
4. 进一步掌握仪器仪表的使用方法。

二. 实验仪器设备

- 1、RXDI-1A 电路原理实验箱 1 台
- 2、数字万用表 1 台

三. 实验原理

(一) 基尔霍夫定律

基尔霍夫定律是电路理论中最基本的定律之一, 它阐明了电路整体结构必须遵守的规律, 应用极为广泛。

(1) 基尔霍夫电流定律 (简称 KCL) 是: 在任一时刻, 流入到电路任一节点的电流总和等于从该节点流出的电流总和, 换句话说就是在任一时刻, 流入到电路任一节点的电流的代数和为零。例如图 1-1 所示为电路中某一节点 N, 共有五条支路与它相连, 五个电流的参考方向如图所示, 根据基尔霍夫定律就可写出:

$$I_1 + I_2 + I_3 = I_4 + I_5$$

如果把基尔霍夫定律写成一般形式就是 $\sum I=0$ 。显然, 这条定律与各支路上接的是什么样的元件无关, 不论是线性电路还是非线性电路, 它是普遍适用的。

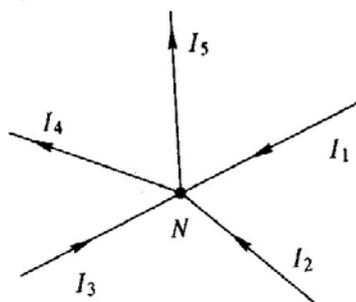


图 1-1

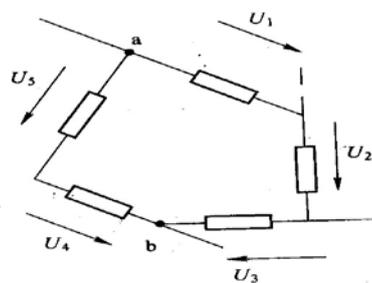


图 1-2

(2) 基尔霍夫电压定律 (简称 KVL) 是: 在任一时刻, 沿闭合回路电压降的代数和为零。把这一定律写成一般形式, 即为 $\sum U=0$ 。例如在图 2-2 所示的闭合回路中, 电阻两端的电压参考极性如箭头所示, 如果从节点 a 出发, 顺时针方向绕行一周又回到 a 点, 便可写出:

$$U_1 + U_2 + U_3 - U_4 - U_5 = 0$$

显然, 基尔霍夫电压定律也是和沿闭合回路上元件的性质无关, 因此, 不论是线性电路还是非线性电路, 它是普遍适用的。

(二) 叠加原理

几个电源在某线性网络中共同作用时, 它们在电路中任一支路产生的电流或在任意两点间所产生的电压降, 等于这些电源分别单独作用时, 在该部分所产生的电流或电压降的代数和, 这一结论称为线性电路的叠加原理。当不作用的电源置零时, 电压源应视为短路, 电流

源应视为开路。

线性电路的齐次性（又称比例性），是指当激励信号（某独立源的值）增加或减小 K 倍时，电路的响应（即在电路其它各电阻元件上所产生的电流和电压值）也将增加或减小 K 倍。

四. 实验内容及步骤

(一) 基尔霍夫定律的实验线路如图 1-3 所示：

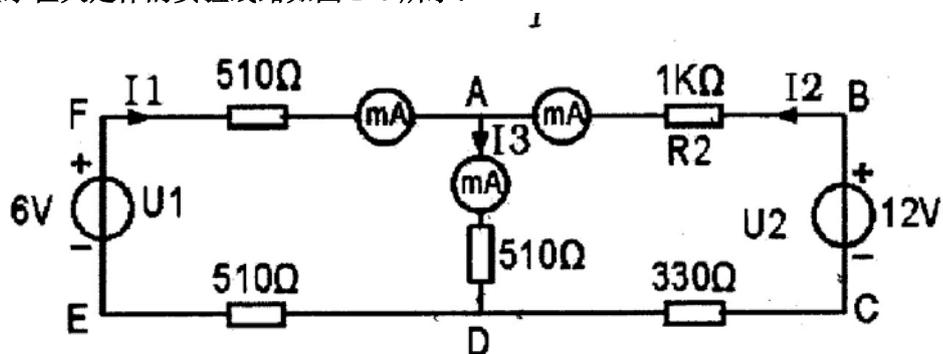


图 1-3

1. 实验前先任意设定三条支路的电流参考方向，如图中的 I_1 、 I_2 、 I_3 所示。
2. 分别将两路直流稳压电源（如：一路 U_2 为 +12V 电源，另一路 U_1 为 0~24V 可调直流稳压源）接入电路，令 $U_1=6V$ ， $U_2=12V$ 。
3. 电路实验箱上的直流电流表分别接入三条支路中，记录电流值，此时应注意电流表的极性应与电流的假设方向一致。
4. 用数字万用表分别测量两路电源及电阻元件上的电压值，并记录在表 1-1 中。

表 1-1

被测量	I_1 (mA)	I_2 (mA)	I_3 (mA)	U_1 (V)	U_2 (V)	U_{FA} (V)	U_{AB} (V)	U_{AD} (V)	U_{CD} (V)	U_{DE} (V)
计算值										
测量值										
误差										

(二) 叠加原理的实验线路图如图 1-4 所示

- 1、按图 1-4 电路接线，取 $U_1=12V$ ， U_2 为可调直流稳压电源，调至 $U_2=+6V$ 。

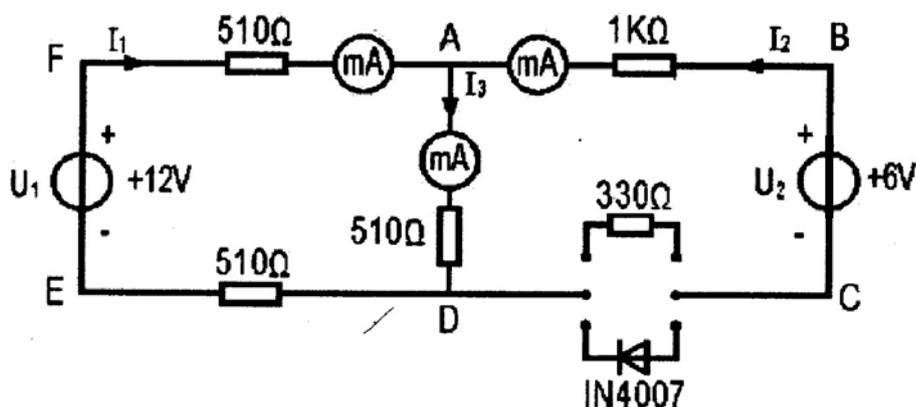


图 1-4

2、令 U_1 单独作用时（使 BC 短接），用直流电流表和数字万用表测量各支路电流及各电阻元件两端电压，将数据记入表格 1-2 中。

表 1-2

测量项目 实验内容	U_1 (V)	U_2 (V)	I_1 (mA)	I_2 (mA)	I_3 (mA)	U_{AB} (V)	U_{AD} (V)	U_{CD} (V)	U_{DE} (V)	U_{FA} (V)
测量值										

- 3、令 U_2 单独作用时（使 FE 短接），重复实验步骤 2 的测量，并记录。（表格自拟）
- 4、令 U_1 和 U_2 共同作用时，重复上述的测量和记录。（表格自拟）
- 5、取 $U_2=+12V$ ，重复步骤 3 的测量并记录。（表格自拟）

五、注意事项

实验过程中注意仪表量程的及时更换。

六、实验报告

- 1、根据实验数据，选定实验电路图 3.3 中的 A 节点，验证 KCL 的正确性。
- 2、根据实验数据，选定实验电路图 3.3 中任一闭合回路，验证 KVL 的正确性。
- 3、根据实验数据验证线性电路的叠加性与齐次性。
- 4、实验总结及体会。

实验 2 常用电子仪器的使用

一. 实验目的

1. 掌握常用电子仪器的使用。
2. 掌握电阻、电容的测试方法。
3. 掌握用示波器测试正弦交流电的有效值、频率。

二. 实验仪器设备

1、低频信号发生器	SG1026	1 台
2、直流稳压电源	HY1711-2SD	1 台
3、双踪示波器	SS7802 或 COS5020BF	1 台
4、毫伏表	TH1911	1 台
5、万用表	VC9802A	1 块

三. 实验原理

在模拟电子电路实验中，经常使用的电子仪器有示波器、函数信号发生器、直流稳压电源、交流毫伏表及频率计等。它们和万用电表一起，可以完成对模拟电子电路的静态和动态工作情况的测试。

实验中要对各种电子仪器进行综合使用，可按照信号流向，以连线简捷，调节顺手，观察与读数方便等原则进行合理布局，各仪器与被测实验装置之间的布局与连接如图1-1所示。接线时应注意，为防止外界干扰，各仪器的共公接地端应连接在一起，称共地。信号源和交流毫伏表的引线通常用屏蔽线或专用电缆线，示波器接线使用专用电缆线，直流电源的接线用普通导线。

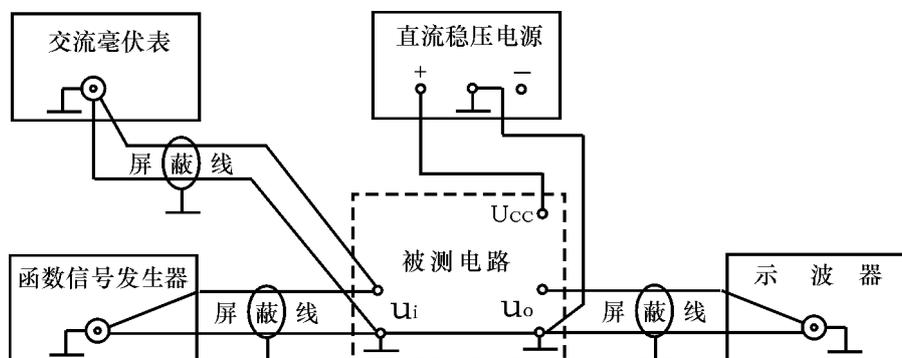


图2-1 模拟电子电路中常用电子仪器布局图

1、示波器

示波器是一种用途很广的电子测量仪器，它既能直接显示电信号的波形，又能对电信号进行各种参数的测量。现着重指出下列几点：

1)、寻找扫描光迹

将示波器 Y 轴显示方式置“Y₁”或“Y₂”，输入耦合方式置“GND”，开机预热后，若在显示屏上不出现光点和扫描基线，可按下列操作去找到扫描线：①适当调节亮度旋钮。②触发方式开关置“自动”。③适当调节垂直（ \updownarrow ）、水平（ \rightleftarrows ）“位移”旋钮，使扫描光迹位于屏幕中央。（若示波器设有“寻迹”按键，可按下“寻迹”按键，判断光迹偏移基线的方向。）

2)、双踪示波器一般有五种显示方式,即“ Y_1 ”、“ Y_2 ”、“ Y_1+Y_2 ”三种单踪显示方式和“交替”“断续”二种双踪显示方式。“交替”显示一般适宜于输入信号频率较高时使用。“断续”显示一般适宜于输入信号频率较低时使用。

3)、为了显示稳定的被测信号波形,“触发源选择”开关一般选为“内”触发,使扫描触发信号取自示波器内部的Y通道。

4)、触发方式开关通常先置于“自动”调出波形后,若被显示的波形不稳定,可置触发方式开关于“常态”,通过调节“触发电平”旋钮找到合适的触发电压,使被测试的波形稳定地显示在示波器屏幕上。

有时,由于选择了较慢的扫描速率,显示屏上将会出现闪烁的光迹,但被测信号的波形不在X轴方向左右移动,这样的现象仍属于稳定显示。

5)、适当调节“扫描速率”开关及“Y轴灵敏度”开关使屏幕上显示一~二个周期的被测信号波形。在测量幅值时,应注意将“Y轴灵敏度微调”旋钮置于“校准”位置,即顺时针旋到底,且听到关的声音。在测量周期时,应注意将“X轴扫速微调”旋钮置于“校准”位置,即顺时针旋到底,且听到关的声音。还要注意“扩展”旋钮的位置。

根据被测波形在屏幕坐标刻度上垂直方向所占的格数(div或cm)与“Y轴灵敏度”开关指示值(v/div)的乘积,即可算得信号幅值的实测值。

根据被测信号波形一个周期在屏幕坐标刻度水平方向所占的格数(div或cm)与“扫速”开关指示值(t/div)的乘积,即可算得信号频率的实测值。

2、函数信号发生器

函数信号发生器按需要输出正弦波、方波、三角波三种信号波形。输出电压最大可达 $20V_{p-p}$ 。通过输出衰减开关和输出幅度调节旋钮,可使输出电压在毫伏级到伏级范围内连续调节。函数信号发生器的输出信号频率可以通过频率分档开关进行调节。

函数信号发生器作为信号源,它的输出端不允许短路。

3、交流毫伏表

交流毫伏表只能在其工作频率范围之内,用来测量正弦交流电压的有效值。为了防止过载而损坏,测量前一般先把量程开关置于量程较大位置上,然后在测量中逐档减小量程。

四. 实验任务

1、用机内校正信号对示波器进行自检。

1) 扫描基线调节

将示波器的显示方式开关置于“单踪”显示(Y_1 或 Y_2),输入耦合方式开关置“GND”,触发方式开关置于“自动”。开启电源开关后,调节“辉度”、“聚焦”、“辅助聚焦”等旋钮,使荧光屏上显示一条细而且亮度适中的扫描基线。然后调节“X轴位移”(↔)和“Y轴位移”(↑↓)旋钮,使扫描线位于屏幕中央,并且能上下左右移动自如。

2) 测试“校正信号”波形的幅度、频率

将示波器的“校正信号”通过专用电缆线引入选定的Y通道(Y_1 或 Y_2),将Y轴输入耦合方式开关置于“AC”或“DC”,触发源选择开关置“内”,内触发源选择开关置“ Y_1 ”或“ Y_2 ”。调节X轴“扫描速率”开关(t/div)和Y轴“输入灵敏度”开关(V/div),使示波器显示屏上显示出一个或数个周期稳定的方波波形。

a. 校准“校正信号”幅度

将“y轴灵敏度微调”旋钮置“校准”位置,“y轴灵敏度”开关置适当位置,观察校正信号幅度。

b. 校准“校正信号”频率

将“扫速微调”旋钮置“校准”位置,“扫速”开关置适当位置,读取校正信号周期。

2、用示波器和交流毫伏表测量信号参数

调节函数信号发生器有关旋钮，使输出频率分别为100Hz、1KHz、10KHz、100KHz，有效值均为1V（交流毫伏表测量值）的正弦波信号。

改变示波器“扫速”开关及“Y轴灵敏度”开关等位置，测量信号源输出电压频率及峰峰值，记入表2-1。

表2-1

信号电压频率	示波器测量值		信号电压毫伏表读数 (V)	示波器测量值	
	周期 (ms)	频率 (Hz)		峰峰值 (V)	有效值 (V)
100Hz					
1KHz					
10KHz					
100KHz					

3、测量两波形间相位差

1) 观察双踪显示波形“交替”与“断续”两种显示方式的特点

Y_1 、 Y_2 均不加输入信号，输入耦合方式置“GND”，扫速开关置扫速较低挡位（如0.5s/div挡）和扫速较高挡位（如5 μ S/div挡），把显示方式开关分别置“交替”和“断续”位置，观察两条扫描基线的显示特点，记录之。

2) 用双踪显示测量两波形间相位差

① 按图1-2连接实验电路，将函数信号发生器的输出电压调至频率为1KHz，幅值为1V的正弦波，经RC移相网络获得频率相同但相位不同的两路信号 u_i 和 u_R ，分别加到双踪示波器的 Y_1 和 Y_2 输入端。

为便于稳定波形，比较两波形相位差，应使内触发信号取自被设定作为测量基准的一路信号。

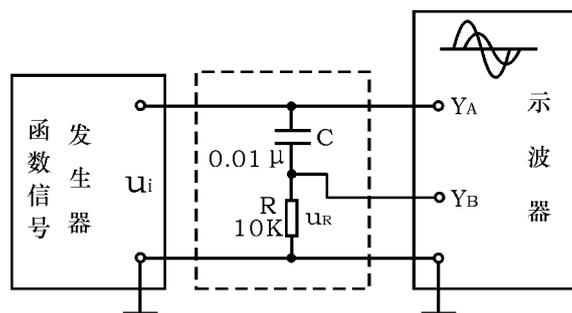


图 2-2 两波形间相位差测量电路

② 把显示方式开关置“交替”挡位，将 Y_1 和 Y_2 输入耦合方式开关置“ \perp ”挡位，调节 Y_1 、 Y_2 的（ \updownarrow ）移位旋钮，使两条扫描基线重合。

③ 将 Y_1 、 Y_2 输入耦合方式开关置“AC”挡位，调节触发电平、扫速开关及 Y_1 、 Y_2 灵敏度开关位置，使在荧屏上显示出易于观察的两个相位不同的正弦波形 u_i 及 u_R ，如图 2-3 所示。根据两波形在水平方向差距 X ，及信号周期 X_T ，则可求得两波形相位差。

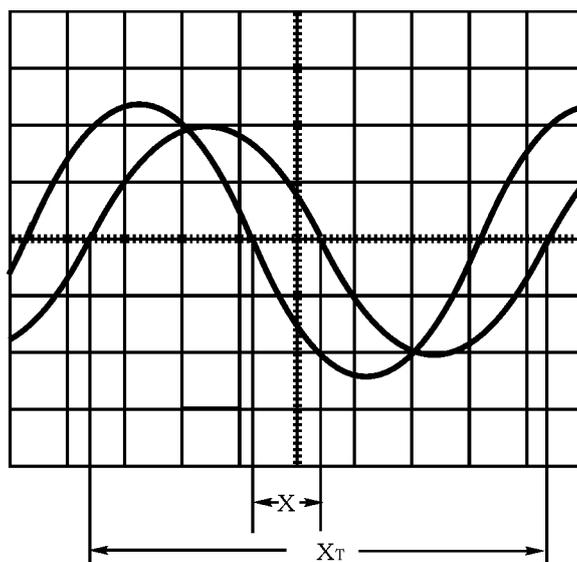


图 2-3 双踪示波器显示两相位不同的正弦波

$$\theta = \frac{X(\text{div})}{X_T(\text{div})} \times 360^\circ$$

式中： X_T —— 一周所占格数
 X —— 两波形在 X 轴方向差距格数
 记录两波形相位差于表 2-2。

表 2-2

一周格数	两波形 X 轴差距格数	相 位 差	
		实 测 值	计 算 值
$X_T =$	$X =$	$\theta =$	$\theta =$

为数读和计算方便，可适当调节扫速开关及微调旋钮，使波形一周期占整数格。

五. 实验总结

- 1、 整理实验数据，并进行分析。
- 2、 问题讨论
 - 1) 如何操纵示波器有关旋钮，以便从示波器显示屏上观察到稳定、清晰的波形？
 - 2) 用双踪显示波形，并要求比较相位时，为在显示屏上得到稳定波形，应怎样选择下列开关的位置？
 - a) 显示方式选择 (Y_1 ; Y_2 ; Y_1+Y_2 ; 交替; 断续)
 - b) 触发方式 (常态; 自动)
 - c) 触发源选择 (内; 外)
 - d) 内触发源选择 (Y_1 、 Y_2 、交替)

3、函数信号发生器有哪几种输出波形？它的输出端能否短接，如用屏蔽线作为输出引线，则屏蔽层一端应该接在哪个接线柱上？

4、交流毫伏表是用来测量正弦波电压还是非正弦波电压？它的表头指示值是被测信号的什么数值？它是否可以用来测量直流电压的大小？

六. 预习要求

1、 阅读实验附录中有关示波器部分内容。

2、 已知 $C=0.01\ \mu\text{f}$ 、 $R=10\text{K}$ ，计算图 2-2 RC 移相网络的阻抗角 θ 。

实验3 集成运算放大电路的基本应用

一. 实验目的

1. 学会用集成运算放大器组成比例求和电路，反比例放大器，同比例放大器，反相求和放大器，并了解其特点。
2. 学会上述电路的测试和分析方法。
3. 了解运算放大器在实际应用时应考虑的一些问题。

二. 实验仪器设备

- 1、±12V 直流电源
- 2、函数信号发生器
- 3、交流毫伏表
- 4、直流电压表
- 5、集成运算放大器 $\mu A741 \times 1$ ，电阻器、电容器若干。

三. 实验原理

集成运算放大器是一种具有高电压放大倍数的直接耦合多级放大电路。当外部接入不同的线性或非线性元器件组成输入和负反馈电路时，可以灵活地实现各种特定的函数关系。在线性应用方面，可组成比例、加法、减法、积分、微分、对数等模拟运算电路。

1、理想运算放大器特性

在大多数情况下，将运放视为理想运放，就是将运放的各项技术指标理想化，满足下列条件的运算放大器称为理想运放。

开环电压增益 $A_{ud}=\infty$

输入阻抗 $r_i=\infty$

输出阻抗 $r_o=0$

带宽 $f_{BW}=\infty$

失调与漂移均为零等。

2. 理想运放在线性应用时的两个重要特性：

- (1) 输出电压 U_o 与输入电压之间满足关系式

$$U_o = A_{ud} (U_+ - U_-)$$

由于 $A_{ud}=\infty$ ，而 U_o 为有限值，因此， $U_+ - U_- \approx 0$ 。即 $U_+ \approx U_-$ ，称为“虚短”。

- (2) 由于 $r_i=\infty$ ，故流进运放两个输入端的电流可视为零，即 $I_{IB}=0$ ，称为“虚断”。这说明运放对其前级吸取电流极小。

上述两个特性是分析理想运放应用电路的基本原则，可简化运放电路的计算。

3. 基本运算电路

- 1) 反比例运算电路

电路如图 3-1 所示。对于理想运放，该电路的输出电压与输入电压之间的关系为

$$U_o = -\frac{R_F}{R_1} U_i$$

为了减小输入级偏置电流引起的运算误差，在同相输入端应接入平衡电阻 $R_2 = R_1 // R_F$ 。

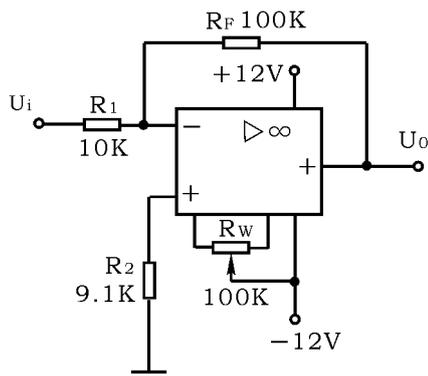


图 3-1 反相比例运算电路

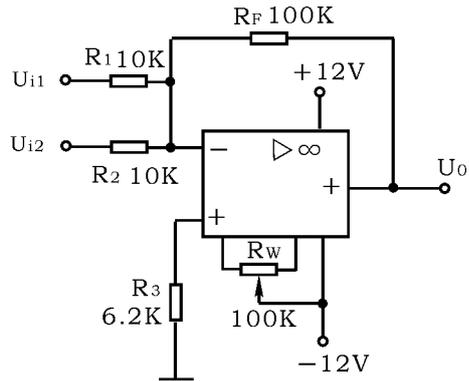


图 3-2 反相加法运算电路

2) 反相加法电路

电路如图 3-2 所示，输出电压与输入电压之间的关系为

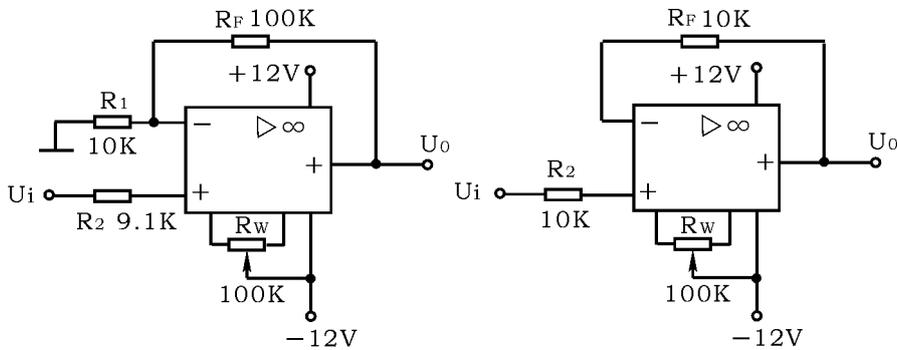
$$U_0 = -\left(\frac{R_F}{R_1} U_{i1} + \frac{R_F}{R_2} U_{i2}\right) \quad R_3 = R_1 // R_2 // R_F$$

3) 同相比例运算电路

图 3-3(a) 是同相比例运算电路，它的输出电压与输入电压之间的关系为

$$U_0 = \left(1 + \frac{R_F}{R_1}\right) U_i \quad R_2 = R_1 // R_F$$

当 $R_1 \rightarrow \infty$ 时， $U_0 = U_i$ ，即得到如图 3-3(b) 所示的电压跟随器。图中 $R_2 = R_F$ ，用以减小漂移和起保护作用。一般 R_F 取 $10K \Omega$ ， R_F 太小起不到保护作用，太大则影响跟随性。



(a) 同相比例运算电路

(b) 电压跟随器

图 3-3 同相比例运算电路

4) 差动放大电路（减法器）

对于图 3-4 所示的减法运算电路，当 $R_1 = R_2$ ， $R_3 = R_F$ 时，有如下关系式

$$U_0 = \frac{R_F}{R_1} (U_{i2} - U_{i1})$$

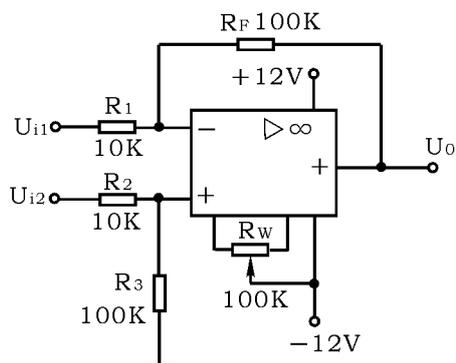


图 3-4 减法运算电路图

四. 实验内容

实验前要看清运放组件各管脚的位置；切忌正、负电源极性接反和输出端短路，否则将会损坏集成块。

1、反相比例运算电路

1) 按图 3-1 连接实验电路，接通±12V 电源，输入端对地短路，进行调零和消振。

2) 输入 $f=100\text{Hz}$, $U_i=0.5\text{V}$ 的正弦交流信号，测量相应的 U_o ，并用示波器观察 u_o 和 u_i 的相位关系，记入表 1。

表 3-1 $U_i=0.5\text{V}$, $f=100\text{Hz}$

U_i (V)	U_o (V)	u_i 波形	u_o 波形	A_v	
				实测值	计算值

2、同相比例运算电路

1) 按图 3-3(a) 连接实验电路。实验步骤同内容 1，将结果记入表 2。

2) 将图 3-3(a) 中的 R_1 断开，得图 3-3(b) 电路重复内容 1)。

表 3-2 $U_i=0.5\text{V}$ $f=100\text{Hz}$

U_i (V)	U_o (V)	u_i 波形	u_o 波形	A_v	
				实测值	计算值

3、反相加法运算电路

1) 按图 2 连接实验电路。调零和消振。

2) 输入信号采用直流信号，图 3-6 所示电路为简易直流信号源，由实验者自行完成。实验时要注意选择合适的直流信号幅度以确保集成运放工作在线性区。用直流电压表测量输入电压 U_{i1} 、 U_{i2} 及输出电压 U_o ，记入表 3。

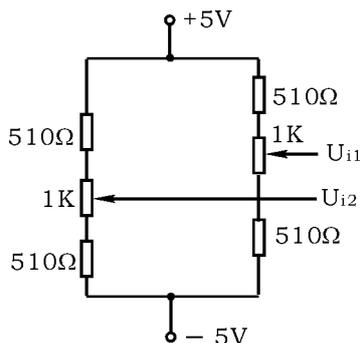


图 3-6 简易可调直流信号源

表 3-3

U_{i1} (V)		0.8	0.4	0.6	0.2	0
U_{i2} (V)		0	0.2	0.4	0.6	0.8
U_o (V)	测量值					
	计算值					

4、减法运算电路

- 1) 按图 4 连接实验电路。调零和消振。
- 2) 采用直流输入信号，实验步骤同内容 3，记入表 4。

表 3-4

U_{i1} (V)		0.8	0.4	0.6	0.2	0
U_{i2} (V)		0	0.2	0.4	0.6	0.8
U_o (V)	测量值					
	计算值					

五. 实验总结

- 1、整理实验数据，画出波形图（注意波形间的相位关系）。
- 2、将理论计算结果和实测数据相比较，分析产生误差的原因。
- 3、分析讨论实验中出现的现象和问题。

六. 预习要求

- 1、复习集成运放线性应用部分内容，并根据实验电路参数计算各电路输出电压的理论值。
- 2、在反相加法器中，如 U_{i1} 和 U_{i2} 均采用直流信号，并选定 $U_{i2} = -1V$ ，当考虑到运算放大器的最大输出幅度 ($\pm 12V$) 时， $|U_{i1}|$ 的大小不应超过多少伏？
- 3、在积分电路中，如 $R_1 = 100K\Omega$ ， $C = 4.7\mu F$ ，求时间常数。假设 $U_i = 0.5V$ ，问要使输出电压 U_o 达到 $5V$ ，需多长时间（设 $u_C(0) = 0$ ）？
- 4、为了不损坏集成块，实验中应注意什么问题？

实验 4 基本逻辑门电路逻辑功能的测试

一. 实验目的

1. 熟悉主要门电路的逻辑功能。
2. 掌握基本门电路逻辑功能的测试方法。
3. 会用小规模集成电路设计组合逻辑电路。

二. 实验仪器设备

实验使用设备器件见表 4-1

表 4-1 实验使用设备器件明细表

序号	名称	符号	型号与规格	件数
1	+5V 直流稳压电源			1
2	集成电路		74LS00	1
3	集成电路		74LS08	1
4	集成电路		74LS32	1
5	连接导线		线径为 0.5mm	若干
6	集成电路实验板			1
7	集成电路起拔器			1
8	万用表			1
9	开关			2
10	指示灯			1

三. 实验原理

1. 集成电路芯片介绍

数字电路实验中所用到的集成芯片多为双列直插式，其引脚排列规则如图 4-1。其识别方法是：正对集成电路型号或看标记（左边的缺口或小圆点标记），从左下角开始按逆时针方向以 1, 2, 3...依次排列到最后一脚。在标准形 TTL 集成电路中，电源端 Vcc 一般排在左上端，接地端（GND）一般排在右下端，如 74LS00。若集成芯片引脚上的功能标号为 NC，则表示该引脚为空脚，与内部电路不连接。本实验采用的芯片是 74LS00 二输入四与非门、74LS20 四输入二与非门、74LS02 二输入四或非门、74LS04 六非门，逻辑图及外引线排列图见图 4-1。

2. 逻辑表达式：

非门：
$$Y = \overline{A}$$

2 输入端与非门：
$$Y = \overline{A \cdot B}$$

4 输入端与非门：

$$Y = \overline{A \cdot B \cdot C \cdot D}$$

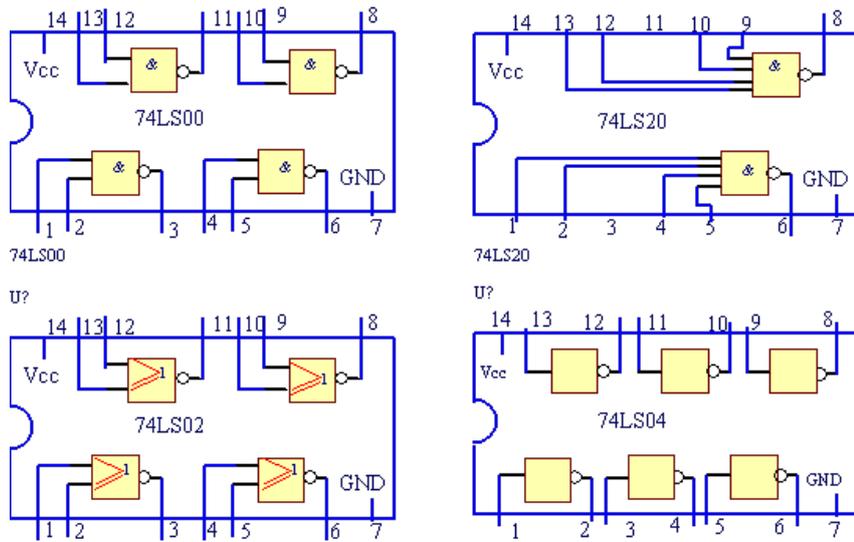


图 4-1 逻辑图及外引线排列

或非门:

$$Y = \overline{A + B}$$

对于与非门,其输入中任一个为低电平“0”时,输出便为高电平“1”。只有当所有输入都为高电平“1”时,输出才为低电平“0”。对于 TTL 逻辑电路,输入端如果悬空可看做逻辑 1,但为防止干扰信号引入,一般不悬空,可将多余的输入端接高电平或者和一个有用输入端连在一起。对 MOS 电路输入端不允许悬空。对于或非门,闲置输入端应接地或低电平。

四. 实验内容及步骤

1. 逻辑功能测试

①与非门逻辑功能的测试:

- * 将 74LS20 插入实验台 14P 插座,注意集成块上的标记,不要插错。
- * 将集成块 Vcc 端与电源+5V 相连,GND 与电源“地”相连。
- * 选择其中一个与非门,将其 4 个输入端 A、B、C、D 分别与四个逻辑开关相连,输出端 Y 与逻辑笔或逻辑电平显示器相连,如图 4-2。根据表 4-2 中输入端的不同状态组合,分别测出输出端的相应状态,并将结果填入其中。

表 4-2 接逻辑电平 接逻辑笔

A	B	C	D	Y
1	1	1	1	
0	1	1	1	
0	0	1	1	
0	0	0	1	
0	0	0	0	

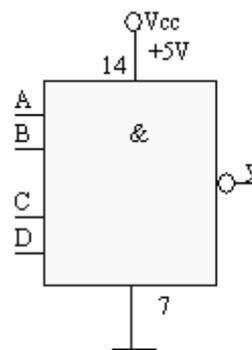


图 4-2

②或非门逻辑功能的测试:

将 74LS02 集成芯片按照上述方法插入实验台的 14P 插座，选择其中一个或非门，将其输入端与逻辑电平相连，输出端与逻辑笔相连，如图 4-3。根据表 4-3 中输入端的不同状态组合，分别测出输出端的相应状态，并将结果填入其中。

表 4-3 接逻辑电平 接逻辑笔

A	B	Y
0	0	
0	1	
1	0	
1	1	

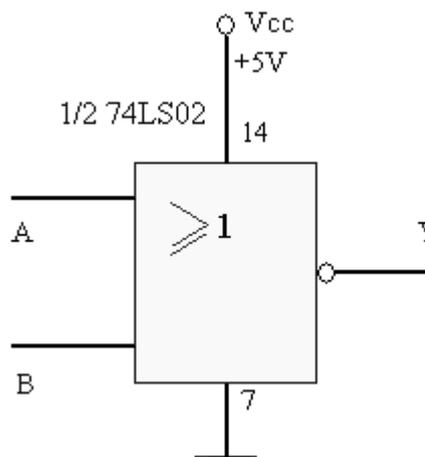


图 4-3

③用上述同样的方法测试 74LS00、74JS04 的逻辑功能。

2. 传输性能和控制功能的测试

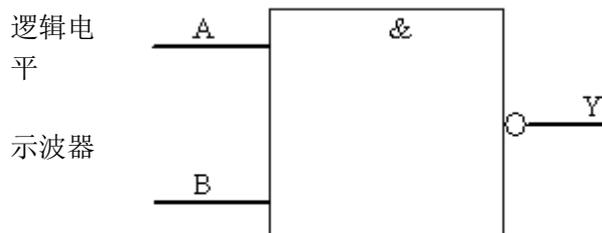


图 4-4

表 4-4

A	B	Y
	1	
	0	

参照图 4-4，从 74LS00 芯片中选取一个 2 输入与非门，A 输入端接频率为 1KHz 的脉冲信号，B 输入端接逻辑电平开关，输出端 Y 接示波器。用双踪示波器同时观察 A 输入端的脉冲波形和输出端 Y 的波形，并注意两者之间的相位关系。

按表 4-4 的要求测试，并将结果填入表中。

3. 用 4 个与非门设计一个异或门。

五. 实验报告及要求

1. 画出规范的测试电路图及各个表格。
2. 记录测试所得数据，并对结果进行分析。
3. 简述与非门、或非门闲置脚的和处理办法。

第二部分 综合设计型实验

实验 5 译码器及其应用

一. 实验目的

- 1、掌握中规模集成译码器的逻辑功能和使用方法
- 2、熟悉数码管的使用

二. 实验仪器设备

- 1、+5V 直流电源
- 2、双踪示波器
- 3、连续脉冲源
- 4、逻辑电平开关
- 5、逻辑电平显示器
- 6、拨码开关组
- 7、译码显示器
- 8、74LS138×2 CC4511

三. 实验原理

译码器是一个多输入、多输出的组合逻辑电路。它的作用是把给定的代码进行“翻译”，变成相应的状态，使输出通道中相应的一路有信号输出。译码器在数字系统中有广泛的用途，不仅用于代码的转换、终端的数字显示，还用于数据分配，存储器寻址和组合控制信号等。不同的功能可选用不同种类的译码器。

译码器可分为通用译码器和显示译码器两大类。前者又分为变量译码器和代码变换译码器。

1、变量译码器（又称二进制译码器），用以表示输入变量的状态，如 2 线—4 线、3 线—8 线和 4 线—16 线译码器。若有 n 个输入变量，则有 2^n 个不同的组合状态，就有 2^n 个输出端供其使用。而每一个输出所代表的函数对应于 n 个输入变量的最小项。

以 3 线—8 线译码器 74LS138 为例进行分析，图 5-1 (a)、(b) 分别为其逻辑图及引脚排列。

其中 A_2 、 A_1 、 A_0 为地址输入端， $\bar{Y}_0 \sim \bar{Y}_7$ 为译码输出端， S_1 、 \bar{S}_2 、 \bar{S}_3 为使能端。

表 6-1 为 74LS138 功能表

当 $S_1=1$ ， $\bar{S}_2 + \bar{S}_3 = 0$ 时，器件使能，地址码所指定的输出端有信号（为 0）输出，其它所有输出端均无信号（全为 1）输出。当 $S_1=0$ ， $\bar{S}_2 + \bar{S}_3 = X$ 时，或 $S_1=X$ ， $\bar{S}_2 + \bar{S}_3 = 1$ 时，译码器被禁止，所有输出同时为 1。

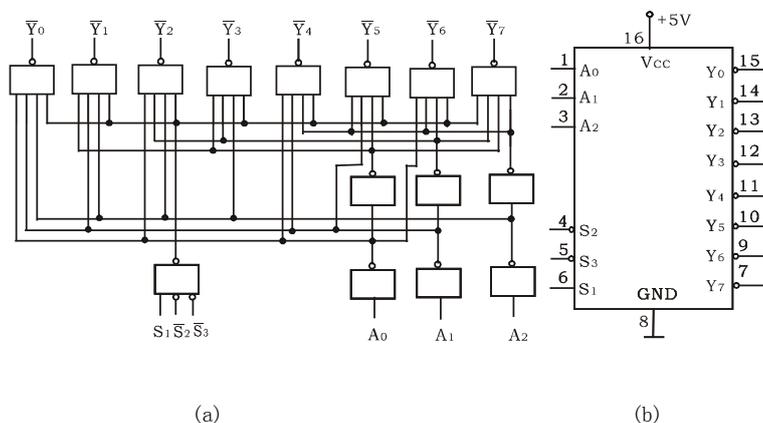


图 5-1 3—8 线译码器 74LS138 逻辑图及引脚排列

表 5-1

输 入					输 出							
S_1	$\bar{S}_2 + \bar{S}_3$	A_2	A_1	A_0	\bar{Y}_0	\bar{Y}_1	\bar{Y}_2	\bar{Y}_3	\bar{Y}_4	\bar{Y}_5	\bar{Y}_6	\bar{Y}_7
1	0	0	0	0	0	1	1	1	1	1	1	1
1	0	0	0	1	1	0	1	1	1	1	1	1
1	0	0	1	0	1	1	0	1	1	1	1	1
1	0	0	1	1	1	1	1	0	1	1	1	1
1	0	1	0	0	1	1	1	1	0	1	1	1
1	0	1	0	1	1	1	1	1	1	0	1	1
1	0	1	1	0	1	1	1	1	1	1	0	1
1	0	1	1	1	1	1	1	1	1	1	1	0
0	×	×	×	×	1	1	1	1	1	1	1	1
×	1	×	×	×	1	1	1	1	1	1	1	1

二进制译码器实际上也是负脉冲输出的脉冲分配器。若利用使能端中的一个输入端输入数据信息，器件就成为一个数据分配器(又称多路分配器)，如图 5-2 所示。若在 S_1 输入端输入数据信息， $\bar{S}_2 = \bar{S}_3 = 0$ ，地址码所对应的输出是 S_1 数据信息的反码；若从 \bar{S}_2 端输入数据信息，令 $S_1 = 1, \bar{S}_3 = 0$ ，地址码所对应的输出就是 \bar{S}_2 端数据信息的原码。若数据信息是时钟脉冲，则数据分配器便成为时钟脉冲分配器。

根据输入地址的不同组合译出唯一地址，故可用作地址译码器。接成多路分配器，可将一个信号源的数据信息传输到不同的地点。

二进制译码器还能方便地实现逻辑函数，如图 5-3 所示，实现的逻辑函数是

$$Z = \overline{ABC} + \overline{ABC} + \overline{ABC} + ABC$$

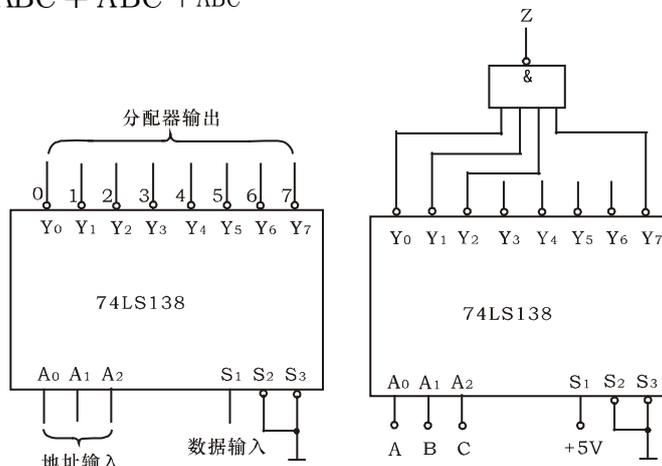


图 5-2 作数据分配器

图 5-3 实现逻辑函数

利用使能端能方便地将两个 3/8 译码器组合成一个 4/16 译码器，如图 5-4 所示。

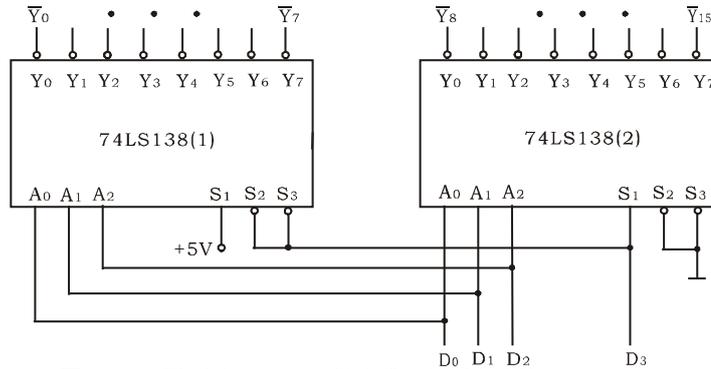


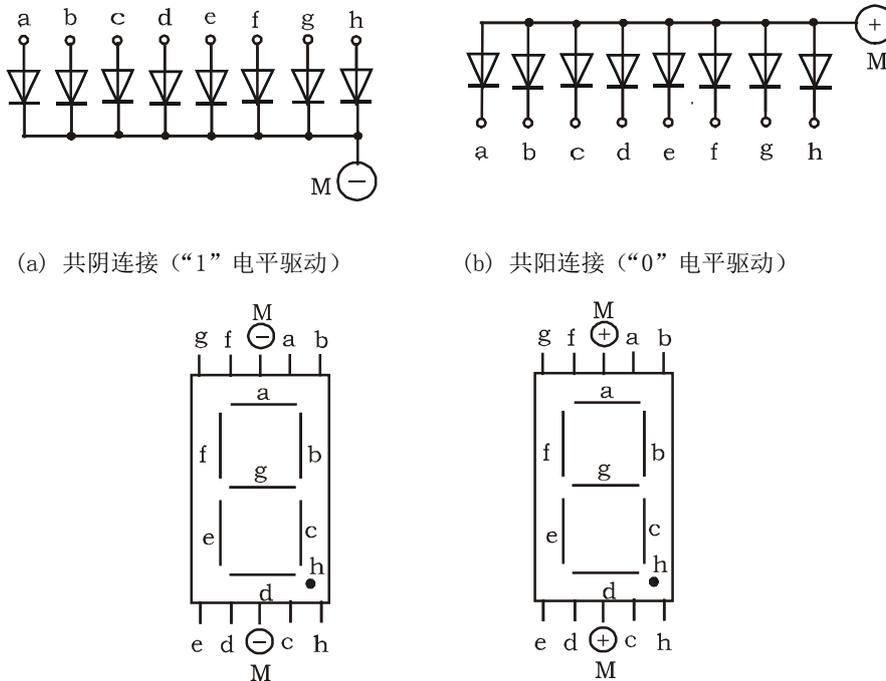
图 5-4 用两片 74LS138 组合成 4/16 译码器

2、数码显示译码器

a、七段发光二极管(LED)数码管

LED 数码管是目前最常用的数字显示器，图 5-5(a)、(b)为共阴管和共阳管的电路，(c)为两种不同出线形式的引出脚功能图。

一个 LED 数码管可用来显示一位 0~9 十进制数和一个小数点。小型数码管（0.5 寸和 0.36 寸）每段发光二极管的正向压降，随显示光（通常为红、绿、黄、橙色）的颜色不同略有差别，通常约为 2~2.5V，每个发光二极管的点亮电流在 5~10mA。LED 数码管要显示 BCD 码所表示的十进制数字就需要有一个专门的译码器，该译码器不但要完成译码功能，还要有相当的驱动能力。



(a) 共阴连接（“1”电平驱动）

(b) 共阳连接（“0”电平驱动）

(c) 符号及引脚功能

图 5-5 LED 数码管

b、BCD 码七段译码驱动器

此类译码器型号有 74LS47（共阳），74LS48（共阴），CC4511（共阴）等，本实验系采

用 CC4511 BCD 码锁存 / 七段译码 / 驱动器。驱动共阴极 LED 数码管。

四. 实验内容

1、用 74LS138 构成时序脉冲分配器

参照图 2 和实验原理说明, 时钟脉冲 CP 频率约为 1Hz, 要求分配器输出端 $\bar{Y}_0 \cdots \bar{Y}_7$ 的信号与 CP 输入信号同相。

画出分配器的实验电路, 观察和记录在地址端 A_2 、 A_1 、 A_0 分别取 000~111 8 种不同状态时 $\bar{Y}_0 \cdots \bar{Y}_7$ 端的输出波形, 注意输出波形与 CP 输入波形之间的相位关系。

2、用 74LS138 设计并验证全加器的功能。写出设计过程, 画出逻辑电路图, 并实验验证。

五. 实验预习要求

- 1、复习有关译码器和分配器的原理。
- 2、根据实验任务, 画出所需的实验线路及记录表格。

六. 实验报告

- 1、画出实验线路, 把观察到的波形画在坐标纸上, 并标上对应的地址码。
- 2、对实验结果进行分析、讨论。

实验 6 计数器电路的设计

一. 实验目的

1. 熟悉中规模集成电路计数器的逻辑功能、使用方法及应用。
2. 掌握用中规模集成电路计数器设计任意进制计数器的设计方法。

二. 实验仪器设备

1. JD-2000 通用电学实验台一台
2. CA8120A 示波器一台
3. DT930FD 数字多用表一块
4. 主要器材 74LS112 2 片、74LS74 2 片, 逻辑开关盒 1 个等。

三. 设计要求

1. 用双 JK 触发器 74LS112 设计一个四进制的同步加法计数器。
2. 用双 JK 触发器 74LS112 设计一个四位同步二进制加法计数器。
3. 用 D 触发器 74LS74 设计一个四位异步二进制加法计数器。

四. 设计提示

1. 知识要点提示:

计数器是一种重要的时序电路, 其类型很多, 它可以进行加法计数器, 也可以进行减法计数。设计时序逻辑电路的设计原则是: 当选用小规模集成电路时, 所用的触发器和逻辑门电路的数目应最少, 而且触发器和逻辑门电路的输入端数目也应最少, 所设计出的逻辑门电路应力求最简, 其步骤可用图 6-1 表示:

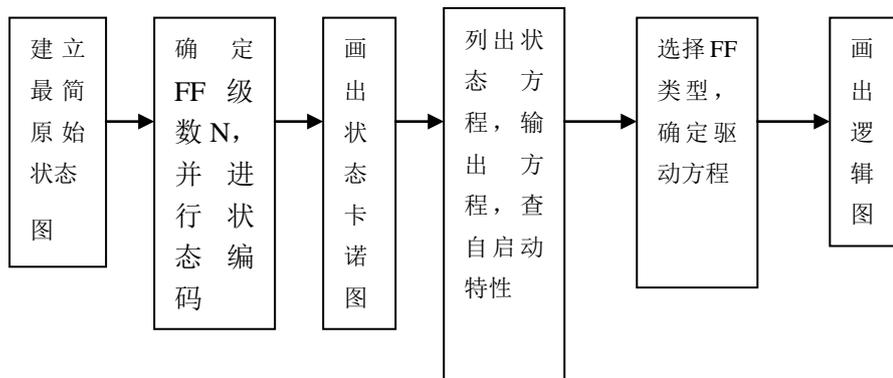


图 6-1

二进制计数器的模值为 2^N , 其中 N 代表位数。

2. 设计举例:

如果发现电路不能自启动, 而设计又要求电路能自启动, 就必须回过头来重新修改设计了。那么能否在前边的设计过程中就注意到电路能否自启动, 并且在发现不能自启动时采取措施加以解决呢?

事实上这是可以做到的, 下面通过一个例子来说明。

【例 6.1】设计一个七进制计数器, 要求它能够自启动。已知该计数器的状态转换图及状态编码如图 6-2 所示。

解: 从图 6-2 的状态转换图画出所要设计电路的次态 ($Q_1^{n+1}Q_2^{n+2}Q_3^{n+3}$) 的卡诺图, 如图 3_10_3 所示。图中这七个状态以外的 000 状态为无效状态。

为清楚起见，将图 6-3 中的卡诺图分解为图 6-4 中的三个卡诺图，分别表示 Q_1^{n+1} 、 Q_2^{n+2} 、 Q_3^{n+3} 。如果单纯地从追求化简结果最简单出发化简状态方程，则可得到：

在以上合并 1 的过程中，如果把表示任意项的 \times 包括在圈内，则等于把 \times 取作 1 了；如

$$\begin{cases} Q_1^{n+1} = Q_2 \oplus Q_3 \\ Q_2^{n+1} = Q_1 \\ Q_3^{n+1} = Q_2 \end{cases} \quad (6.1)$$

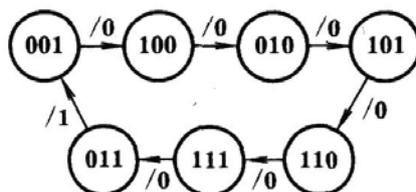


图 6-2 例 6.1 的状态转换图

		$Q_2^n Q_3^n$			
		00	01	11	10
Q_1^n	0	$\times \times \times$	100	001	101
	1	010	110	011	111

图 6-3 例 6.1 电路次态的卡诺图

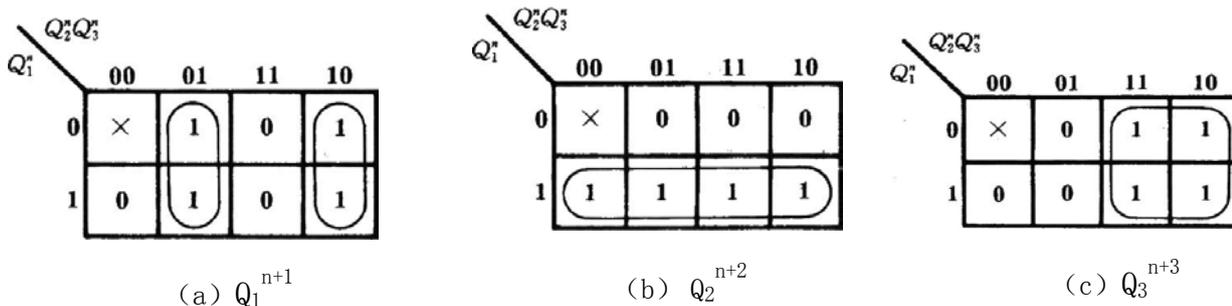


图 6-4 图 6-3 卡诺图的分解

果把 \times 画在圈外，则等于把 \times 取为 0。这无形中已经为无效状态指定了次态。如果这个指定的次态属于有效循环中的状态，那么电路是能自启动的。反之，如果它也是无效状态，则电路将不能自启动。在后一种情况下，就需要修改状态方程的化简方式，将无效状态的次态改为某个有效状态。

由图 6-4 可见，化简时将所有的 \times 全都划在圈外了，也就是化简时把它们全取作 0 了。这也就意味着把图 6-3 中 000 状态的次态仍旧定成了 000。这样，电路一旦进入 000 状态以后，就不可能在时钟信号作用下脱离这个无效状态而进入有效循环，所以电路不能自启动。

为使电路能够自启动，应将图 6-3 中的 $\times \times \times$ 取为一个有效状态，例如取为 010。这时 Q_2^{n+1} 的卡诺图被修改为图 6-5 形式，化简后得到

$$Q_2^{n+1} = \overline{Q_1} + \overline{Q_2} \cdot Q_3$$

故式 6.1 的状态方程修改为：

$$\begin{cases} Q_1^{n+1} = Q_2 \oplus Q_3 \\ Q_2^{n+1} = Q_1 + \overline{Q_2} \overline{Q_3} \\ Q_3^{n+1} = Q_2 \end{cases} \quad (6.2)$$

若选用 JK 触发器组成这个电路，则应将上式化成 JK 触发器的标准形式，于是得到：

$$\begin{cases} Q_1^{n+1} = (Q_2 \oplus Q_3)(Q_1 + \overline{Q_1}) = (Q_2 \oplus Q_3)\overline{Q_1} + (Q_2 \oplus Q_3)Q_1 \\ Q_2^{n+1} = Q_1(Q_2 + \overline{Q_2}) + \overline{Q_2} \overline{Q_3} = (Q_1 + \overline{Q_3})\overline{Q_2} + Q_1 Q_2 \\ Q_3^{n+1} = Q_2(Q_3 + \overline{Q_3}) = Q_2 \overline{Q_3} + Q_2 Q_3 \end{cases} \quad (6.3)$$

由上式可知各触发器的驱动方程应为：

$$\begin{cases} J_1 = Q_2 \oplus Q_3, & K_1 = \overline{Q_2 \oplus Q_3} \\ J_2 = \overline{Q_1} Q_3, & K_2 = \overline{Q_1} \\ J_3 = Q_2, & K_3 = \overline{Q_2} \end{cases} \quad (6.4)$$

计数器的输出进位信号 C 由电路的 011 状态译出，故输出方程为：

$$C = \overline{Q_1} Q_2 Q_3 \quad (6.5)$$

图 6-5 是依照式 (6.4) 和式 (6.5) 画出的逻辑图，它一定能够自启动，已无须再进行检验。它的状态转换图示于图 6-6 中。

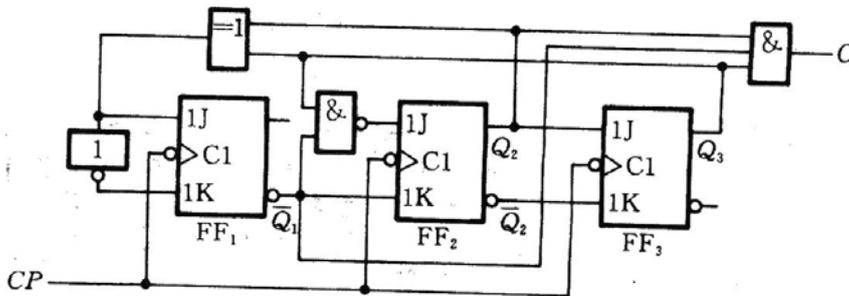


图 6-5 例 6.1 的逻辑图

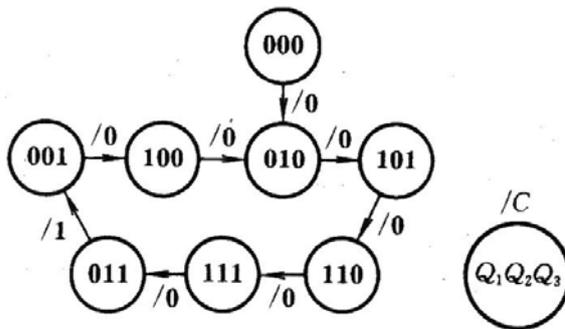


图 6-6 图 6-5 的状态转换图

如果化简状态方程时把 000 状态的次态指定为 010 以外 6 个有效状态中的任何一个，所

得到的电路也应能自启动。究竟取哪个有效状态为 000 的次态为宜，应视得到的状态方程是否最简单而定。

在无效状态不止一个的情况下，为保证电路能够自启动，必须使每个无效状态都能直接的或间接地（即经过其他的无效状态以后）转为某一有效状态。

【例 6.2】用双 JK 触发器 74LS112 设计一个四进制的同步加法计数器。

解：按照计数器的设计步骤：

1、确定最简原始状态图：

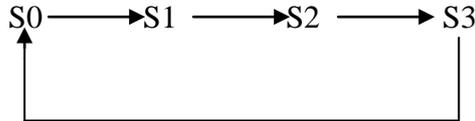


图 6-7 原始状态转换图

2、确定 FF（触发器）级数，并进行状态编码：

$$\because N \geq \log_2 4 \quad \therefore N \text{ 取 } 2$$

故编码为：

表 3_10_1 状态编码表

状态	编码
S0	00
S1	01
S2	10
S3	11

3、画出状态卡诺图，并写出状态方程和输出方程：

表 6-2 状态卡诺图

$Q_1^n \backslash Q_2^n$	0	1
0	01	10
1	11	00

$$\therefore Q_2^{n+1} = Q_2^n \overline{Q_1^n} + \overline{Q_2^n} Q_1^n$$

$$Q_1^{n+1} = \overline{Q_1^n}$$

$$C = Q_1^n Q_0^n$$

4.选择 JK-FF，特性方程为：

$$Q^{n+1} = J\overline{Q^n} + \overline{K}Q^n$$

比较可得： $J_2=Q_1^n$ ， $K_2=Q_1^n$ ， $J_1=K_1=1$

5.逻辑图：

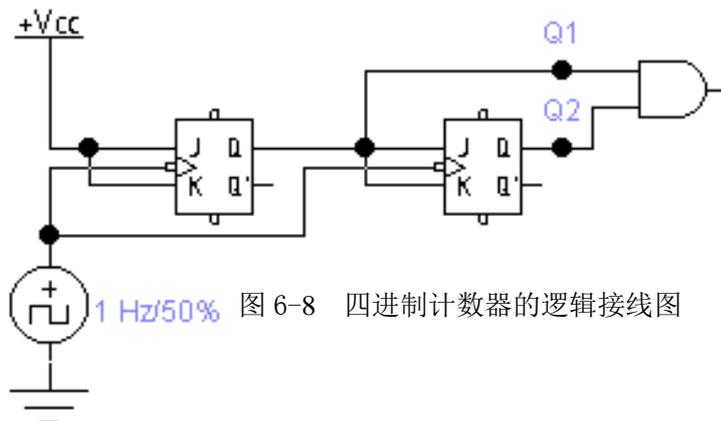


图 6-8 四进制计数器的逻辑接线图

6.按图接线并进行电路测试，得出结论如表 6-3 所示。

表 6-3 实验结论

输入脉冲数	Q_1^n	Q_0^n	C
0	0	0	0
1	0	1	0
2	1	0	0
3	1	1	1
4	0	0	0

五. 实验报告要求

1. 设计任务要有设计过程和设计逻辑图。
2. 数据记录力求表格化。
3. 总结本次实验体会。

六. 实验思考与总结

总结时序逻辑电路的设计方法。

实验 7 振荡、计数、译码、显示电路的设计

一. 实验目的

1. 巩固 555 定时器构成多谐振荡器的方法。
2. 巩固集成 JK 触发器的逻辑功能与应用，以及分频的组成。
3. 组成振荡、分频、计数、译码、显示综合型电路，提高综合分析和应用能力。

二. 实验仪器设备

- 1、JD-2000 通用电学实验台一台
- 2、CA8120A 示波器一台
- 3、DT930FD 数字多用表一块
- 4、主要器材 74LS163 2 片、74LS48 2 片、共阴七段显示器 2 片
74LS20 1 片、 555 芯片 1 片， 74113 芯片 1 片，
10KΩ 电阻 1KΩ 电阻各 2 只，电容 1μF、0.1μF、0.01μF 各 1 只等。

三. 实验原理

本实验电路分别由多谐振荡器、分频器、计数器、译码器和数字显示器等五部分组成，如图 7-1 所示为十六进制计数译码显示电路原理图。

(1) 多谐振荡器 由 555 定时器构成，其波形主要参数估算公式

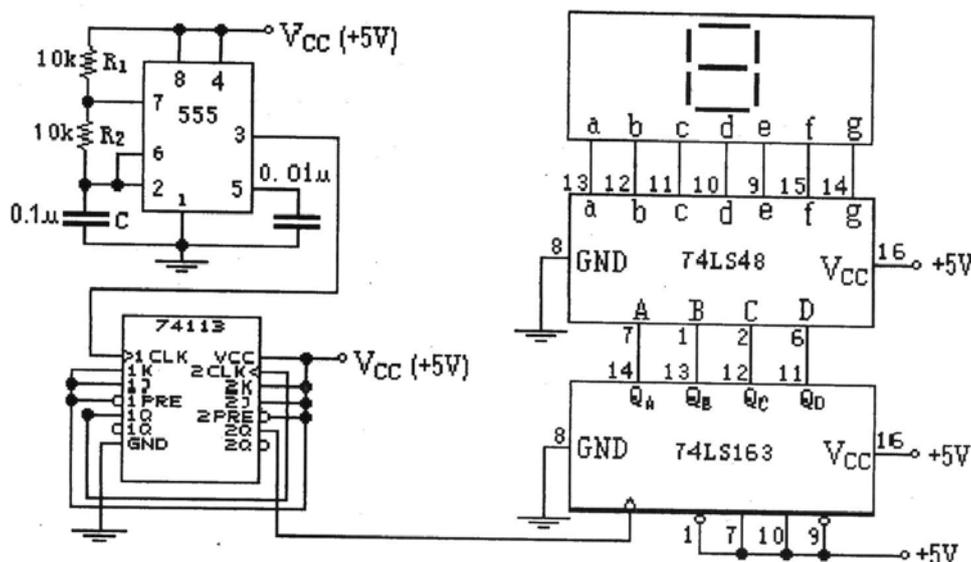


图 7-1 振荡、分频、计数、译码、显示原理图

正脉冲宽度： $t_{PH} = 0.69(R_1 + R_2)C$

负脉冲宽度： $t_{PL} = 0.69R_2C$

重复周期： $t = t_{PH} + t_{PL} = 0.69(R_1 + 2R_2)C$

重复频率： $f_0 = 1 / T = 1.44 / (R_1 + 2R_2)C$

占空比： $q = (R_1 + R_2) / (R_1 + 2R_2)$

注意：做计算机仿真实验时，555 定时器必须接复位开关，每启动一次，先将复位开关接到地端，然后，再接高电位端。

(2)分频器 图中 74113 为 2JK 触发器组成分频电路，其输出频率为： $f = f_0 / 4$ 。74113 的引脚图如图 7-2(a)。其中 CLK 为 CP 脉冲输入端，PRE' 为置位端，低电平有效，正常工作时应接高电平。

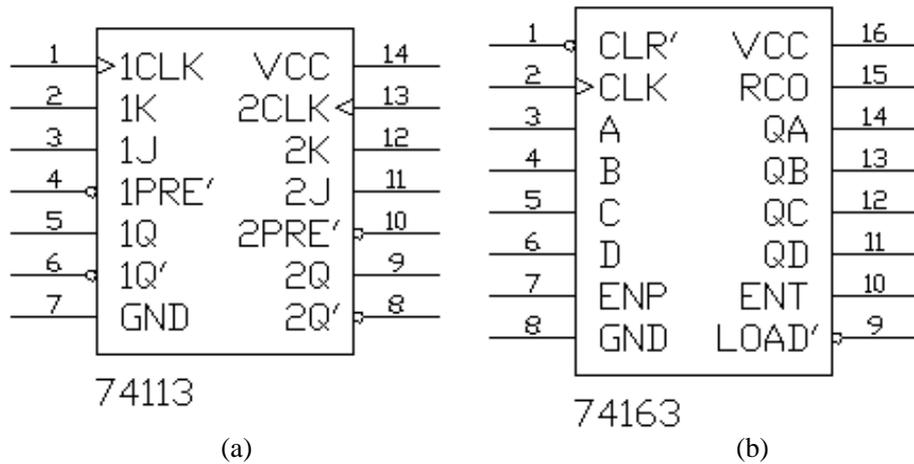


图 7-2 74113 和 74163 引脚图

(3)计数器 计数器用于记录脉冲的个数，采用 74163 (或者 74161) 组成，其引脚如图 7-2(b) 所示。其中：CLK 端为 CP 脉冲输入端，CLR 为清零端，只要 CLR = 0，各触发器均被清零，计数器输出为 0000。不清零时应使 CLR=1。LOAD 为预置数控制端。只要在 LOAD=0 的前提下，加入 CP 脉冲上升沿，计数器被计数，即计数器输出 QA、QB、QC、QD 等于数据输入端 A、B、C、D 输入的二进制数。这就可以使计数器从预置数开始做加法计数。不预置时应使 LOAD=1。ENP、ENT 为功能控制端，当 ENP= ENT=1 (CLR=1, LOAD=1) 时，计数器处于计数状态。当计数到 1111 状态时，进位输出 RCO = 1。再输入一个计数脉冲，计数器输出由 1111 返回 0000 状态，RCO 由 1 变成 0，作为进位输出信号。当 ENP=0, ENT=1 (CLR=1, LOAD=1) 时，计数器处于保持工作状态。不仅计数器输出状态不变，而且进位输出状态也不变。ENP = 1, ENT= 0 (CLR=1, LOAD=1) 时，计数器输出状态保持不变，可进位输出 RCO = 0。

(4)译码器 译码器就是把输入代码译成相应的输出状态，BCD7DEC (74LS48) 是把四位进制码经内部组合电路“翻译”成七段(a, b, c, d, e, f, g)输出，然后直接推动 LED，显示 0~15 等十六个数字。

(5)显示器 显示部分是译码器的输出以数字形式直观显示出来。实验采用共阴极 LED 七段器。使用时可把 BCD7DEC (74LS48) 译码器输出端 a, b, c, d, e, f, g 接到对应的引脚即可。

四. 实验内容

(1)按图 7-1 组装并测试实验电路。

(2)参照图 7-1 设计二十四进制计数器，并和译码器相连，由显示器显示 1~24 等二十四个数字。组装并测试实验电路。(提示：需用 2 片 74LS163、2 片 74LS48 及 2 片共阴七段显示器。)

(3)用示波器同时观察多谐振器的输出波形与分频器的输出波形，是否起到四分频作用。

(4)观察显示器的计数结果。

五. 实验报告

1、画出实验电路，整理实验数据，画出实验波形图。

2、估算多谐振器的振荡频率。

3、记录多谐振荡器的输出波形与分频器的输出波形。

4、记录显示器的计数状态。

六. 实验思考题

有同学测试显示器好坏时，直接从稳压电源取+5V 作为高电平，直接接到显示器各段上将会产生什么后果，为什么？

实验 8 报警电路的设计

一. 实验目的

1. 掌握 555 时基集成电路结构和工作原理，学会对此芯片的正确使用。
2. 熟练使用 555 定时器设计简单的实用电路，并完成该电路的制作。
3. 排除测试过程中出现的故障。

二. 实验仪器设备

实验使用设备器件见表 8-1

表 8-1 实验使用设备器件明细表

序号	名称	符号	型号与规格	件数
1	555 定时器	IC	NE555	1
2	电阻	R_1	51k Ω 、1/4W	1
3	电阻	R_2	20k Ω 、1/4W	1
4	电阻	R_3	50k Ω 、1/4W	1
5	电位器	R_P	100k Ω 、1/4W	1
6	电容	C_1 、 C_3	0.01 μ F/25V	2
7	电容	C_2	100 μ F/25V	1
8	扬声器	B	8 Ω /0.25W	1
9	电池组		1.5V	1
10	万用表			1
11	万用电路板			1
12	交流毫伏表			1
13	细铜丝			若干

三. 实验项目及工艺要求

(一) 实验项目

1. 基本操作

①图 8-1 所示为一防盗报警电路，试分析该电路的工作原理。

②根据电路原理图，检测电子元件，判断是否合格。

③根据自己设计的元件布置图在电路板上布图。

④按图 8-1 所示电路原理图进行焊接（a、b 两点先不接铜丝）。

2. 通电调试

①安装焊接完毕，通电调试。

②按电路所标示元件值计算报警扫荡频率，填入表 8-2 中。

③改变电位器 R_P 的滑动头，用示波器观察并测量 555 输出端（端子 3）扫荡频率，并和理论值比较，计算出频率的相对误差值，填入表 8-2 中，并将观察到的波形变化情况绘制出来。

④分析电路调试过程中出现的故障及故障排除方法。

(二) 工艺要求

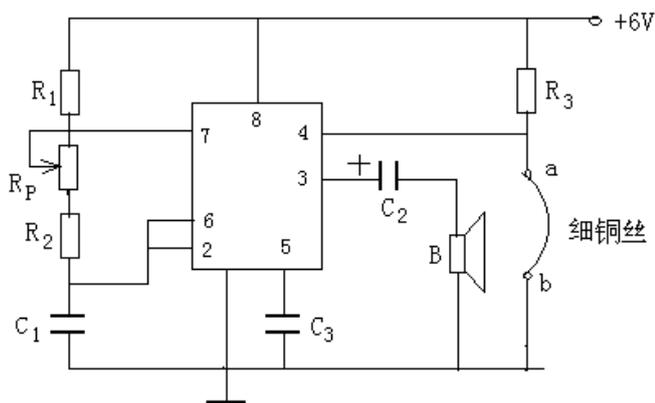


图8-1 防盗报警电路图

①在装配电路的时候，注意集成块不要插错或方向插反，连线不要错接或漏接，并保证接触良好，电源和地线不要短路，以避免烧坏芯片。

②正确使用仪器进行电路技术指标的测试，掌握正确调试电路的方法。

③独立完成实验报告。

表 8-2 输出端波形和频率测试

电位器 R_p 位置	测量值		理论值	评分记录
	f/Hz	T/ms	f_o /Hz	Δf /Hz
最高点				
最低点				
最高点→最低点				

四. 实验原理及技术要点

555 定时器是一种模拟-数字混合型单片中规模集成定时电路，用途十分广泛，它可以方便地构成多谐振荡器、单稳触发器和施密特触发器等脉冲电路，在工业自动控制、定时、延时、报警、仿声、电子乐器等方面有广泛的应用。

555 定时器分为双极型和 CMOS 型两种，双极型定时器输出电流大，驱动负载能力强，典型产品有 NE555、5G1555 等；CMOS 型定时器功耗低，输出电流较小，典型产品有 CC7555、CC7556（双时基电路）等。

下面以 NE555 为例介绍芯片功能。

(一) 电路组成

NE555 定时器内部电路如图 8-2 所示，一般由分压器、比较器、触发器和开关及输出等四部分组成。

1. 分压器

分压器由三个等值的电阻串联而成，将电源电压 U_{DD} 分为三等份，作用是为比较器提供两个参考电压 U_{R1} 、 U_{R2} ，

若控制端 CO（端子 5）悬空或通过电容接地，则：

$$U_{R1} = \frac{2}{3} U_{DD}$$

$$U_{R2} = \frac{1}{3} U_{DD}$$

若控制端 CO（端子 5）外加控制电压 U_S 则：
$$U_{R2} = \frac{U_S}{2}$$

2. 比较器

比较器是由两个结构相同的集成运放 A_1 、 A_2 构成。

A_1 用来比较参考电压 U_{R1} 和高电平触发端电压 U_{TH} ：

当 $U_{TH} > U_{R1}$ ，集成运放 A_1 输出 $U_{o1} = 0$ ；

当 $U_{TH} < U_{R1}$ ，集成运放 A_1 输出 $U_{o1} = 1$ 。

A_2 用来比较参考电压 U_{R2} 和低电平触发端电压 U_{TR}

当 $U_{TR} > U_{R2}$ ，集成运放 A_2 输出 $U_{o2} = 1$ ；

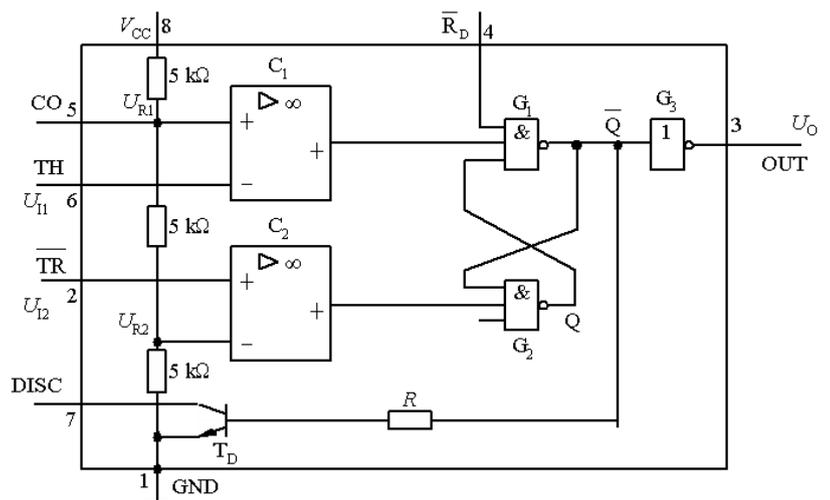


图 8-2 NE555 双极型定时器的内部电路图

当 $U_{\overline{TR}} < U_{R2}$, 集成运放 A_2 输出 $U_{o2}=0$ 。

3. 基本 RS 触发器

当 $RS=01$ 时, $Q=0, \overline{Q}=1$;

当 $RS=10$ 时, $Q=1, \overline{Q}=0$ 。

4. 开关及输出

放电开关由一个晶体三极管组成, 其基极受基本 RS 触发器输出端 \overline{Q} 控制。

当 $\overline{Q}=1$ 时, 三极管导通, 放电端 DISC (端子 7) 通过导通的三极管为外电路提供放电的通路;

当 $\overline{Q}=0$, 三极管截止, 放电通路被截断。

(二) 基本功能

NE555 集成定时器逻辑功能表见表 8-3。

表 8-3 NE555 集成定时器逻辑功能表

高触发端 TH	低触发端 \overline{TR}	复位端 $\overline{R_D}$	输出 OUT	放电管 DISC
×	×	0	0	导通
$> \frac{2}{3}U_{DD}$	$> \frac{1}{3}U_{DD}$	1	0	导通
$< \frac{2}{3}U_{DD}$	$> \frac{1}{3}U_{DD}$	1	保持	保持
×	$< \frac{1}{3}U_{DD}$	1	1	截止

由表 8-3 可知: $\overline{R_D}$ (端子 4) 称为复位端, 当 $\overline{R_D}=0$ 时, 无论 TH (端子 6) 和 \overline{TR} (端子 2) 端的输入电平如何, 电路输出 OUT (端子 3) 为 0; 当 $\overline{R_D}=1$ 时, 电路正常工作时, 端子 6TH 称为高触发端, 该端子电平与 $\frac{2}{3}U_{DD}$ 作比较, 端子 2 \overline{TR} 称为低触发端, 该端子电平与 $\frac{1}{3}U_{DD}$ 作比较, 故在 $\overline{R_D}=1$ 时, TH 和 \overline{TR} 有三种状态组合, 则 555 定时电路的输出 OUT 也有低电平 0、保持和高电平三种状态。

放电管 T_D 相当于一个开关, 导通时放电端 DISC 与地接通; 截止时 DISC 端悬空。

CO 端为电压控制端, 用以改变高、低触发端的触发电平, 不用时, 经 $0.01\mu\text{F}$ 电容接地, 可防止干扰引入。

(三) NE555 组成的多谐振荡器

多谐振荡器用于产生矩形脉冲波, 一般可用门电路构成, 或用 555 定时器构成, 也有单片集成多谐振荡器。

由 555 定时器构成的多谐振荡器如图 8-3 (a) 所示, 工作波形图如图 8-3 (b) 所示。

其工作原理如下：接通电源时，电容 C 两端电压 $u_c=0$ ，故 $u_6=u_2 < \frac{1}{3}U_{DD}$ ， u_o 为高电平。放电管 T_D 截止，则电源对 C 进行充电，充电回路为 $U_{DD} \rightarrow R_1 \rightarrow R_2 \rightarrow C \rightarrow$ 地，充电时间常数 $\tau_1 = (R_1 + R_2)C$ ，电路处于第一暂稳态。随着 C 的充电，电容 C 两端电压 u_c 逐渐升高，当 $u_c > \frac{2}{3}U_{DD}$ （稳态值为 U_{DD} ），即 $u_6=u_2 > \frac{2}{3}U_{DD}$ ， u_o 为低电平。此时，放电管 T_D 由截止转为导通， C 放电，放电回路为 $C \rightarrow R_2 \rightarrow V \rightarrow$ 地，放电时间常数 $\tau_2 = R_2C$ ，电路处于第二暂稳态。 C 放电至 $u_c < \frac{1}{3}U_{DD}$ 后，电路又翻转到第一稳态，电容 C 放电结束，再处于充电状态，重复上述过程。

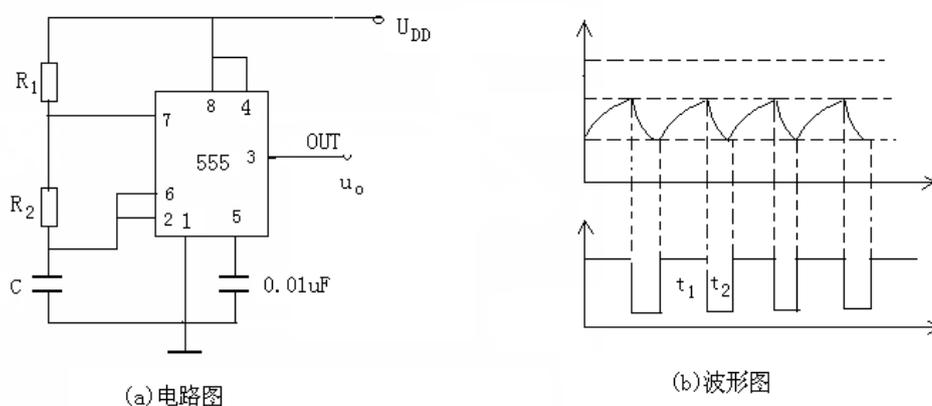


图8-3 555定时器构成多谐振荡器及工作波形

(四) 防盗报警电路的工作原理

用 555 定时器构成的多谐振荡器， a 、 b 两端被一细铜丝接通，此细铜丝置于盗窃者必经之处。接通开关时，由于 a 、 b 间的细铜丝接在复位端 4 与地之间，555 定时器被强制复位，输出为低电平，扬声器中无电流，不发声。一旦盗窃者闯入室内碰断细铜丝，4 端立即获得高电平，555 定时器构成的多谐振荡器开始工作，由 3 端输出频率为音频的矩形波电压，经隔直电容后供给扬声器，扬声器发出警报声。

五. 思考题

- ①元件检测（写出不合格元件的原因）：电阻_____、电容_____、二极管_____、三极管_____、稳压管_____。
- ②在图 5-1 所示防盗报警电路中，当改变 R_p 的大小时，扬声器的声音有什么变化？为什么？
- ③利用 555 定时器独立完成一个实用报警电路的设计，画出所设计的电路图，并说明其工作原理。
- ④试用 555 定时器构成一个占空比可调的多谐振荡器，画出电路图。

实验9 光控音乐门铃的设计

一. 实验目的

1. 熟悉音乐集成块的特点和功能。
2. 掌握光控音乐门铃电路的工作原理和测量方法。
3. 通过调试能熟练掌握常用仪器的使用方法，能进行中等复杂电路的制作和调试。
4. 排除在焊接及测试中出现的故障。

二. 实验仪器设备

实验使用设备器件见表 9-1

表 9-1 实验使用设备器件明细表

序号	名称	符号	型号与规格	件数
1	二极管	VD ₁	IN4148	1
2	发光二极管	VD ₂	红色	1
3	光敏电阻器	R _G	MG45 系列光敏电阻器	1
4	三极管	VT ₂	9011	1
5	三极管	VT ₃	9013	2
6	稳压管	VZ	3V、1/2W	1
7	三极管	VT ₅	9013	1
8	电阻	R ₁	3. 3KΩ、1/4W	1
9	电阻	R ₂	10KΩ、1/4W	1
10	电阻	R ₃	24KΩ、1/4W	1
11	电阻	R ₄	510Ω、1/4W	1
12	电阻	R ₅	10Ω、1/4W	1
13	电阻	R ₆	68KΩ、1/4W	1
14	电位器	R _P	1KΩ、0.25-0.5W	1
15	电容	C ₁	33μF/10V	1
16	电容	C ₂	47μF/10V	1
17	继电器	AK	6V	1
18	扬声器	Y	8Ω/0.25W	1
19	音乐集成块	IC	KD153	1
20	万用表			1
21	电工常用工具			1 套
22	能用板			1

三. 实验项目及工艺要求

(一) 实验项目

①元件检测。按表 9-1 所示光控音乐门铃电路元件明细表配齐元件，并检测筛选出技术参数合适的元件，写出不合格元件的原因：电阻_____、电容_____、二极管_____、三极管_____、稳压管_____。

②根据自己设计的元件布置图在通用板上布图。

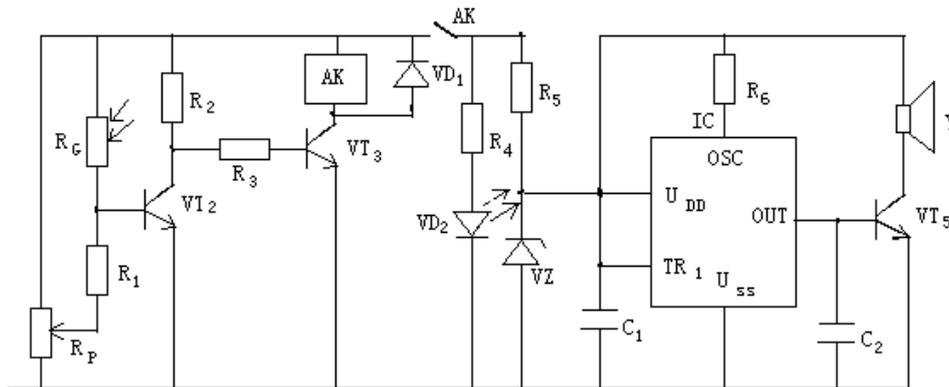


图 9-1 光控音乐门铃电路图

③按光控音乐门铃电路图 9-1 进行焊接（音乐集成块可任意选用，但端子各不相同，安装时需加注意）。

④安装焊接好后，通电调试。正常后，按表 9-2 的要求测量电路中各点电压值，将结果记录在表中。

⑤检测并记录 VD₂ 发光二极管亮时的电流值。

⑥使 RP 下端开路，观察出现的故障现象，用万用表测量光控电路各三极管的各极电压值，把观察到的现象和测量数据记录在表 9-2 中，并分析故障的原因。其中，电位器 R_P 的作用是_____。

⑦将 VT₃ 的发射极和集电极短路，观察故障现象，把现象记录在表 9-2 中，分析故障的原因。

⑧断开音乐集成块的 OSC 端子，把万用表拨到电流档，串接在断口处，测量并记录扬声器响与不响两种状态下的电流值。

铃响时电流值：_____；铃不响时的电流值：_____。

表 9-2 光控音乐门铃实测数据表

IC 各点电压值/V	OSC	U _{DD}	TR ₁	OUT
状态	铃响			铃不响
电压值				
VT ₂				
VT ₃				
VT ₅				
电容 C ₁ 两端电压				
流过 VD ₂ 的电流				
稳压管 VZ 两端电压				
调试中出现的故障及排队方法				

（二）工艺要求

①在通用实验板上布线。

②元器件在通用实验板上整体排列均匀。

③连线不要错接或漏接，并保证接触良好，电源和地线不要短路，以避免烧坏芯片。

④安装的位置便于检测。

四. 实验原理及技术要点

(一) 音乐集成块 KD153

音乐集成块 KD153 的电路连接如图 9-2 所示。KD153 的主要端子分别是正极 (U_{DD})、负极 (U_{SS})、触发端 (TR_1)、输出端 (OUT) 和放电端 (OSC) 等。

音乐集成电路由产生乐曲的芯片和一只 NPN 型三极管组成，三极管的作用是放大声音信号。音乐集成电路的电路连接图中 TR_1 端为触发端，该端输入一个正脉冲时，触发芯片工作，发出一段音乐；接高电平时，使芯片发出连续不断的音乐。本项目电路中 TR_1 接的是高电平。

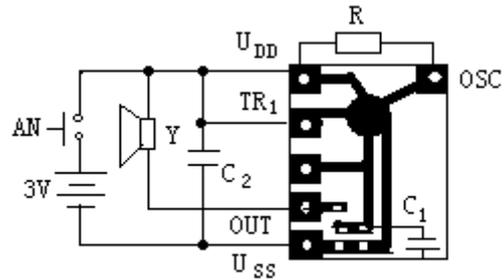


图 9-2 音乐集成块电路连接图

电路中 C_2 为退耦电容，起滤波作用，保证电源电压的稳定。

(二) 光敏电阻器

光敏电阻器是利用半导体的光电效应制成的一种电阻值随入射光的强弱而改变的电阻器。其特点是：入射光强，电阻减小，入射光弱，电阻增大。光敏电阻器一般用于光的测量、光的控制和光电转换（将光的变化转换为电的变化）。

通常，光敏电阻器都制成薄片结构，以便吸收更多的光能。当它受到光的照射时，半导体片（光敏层）内就激发出电子-空穴对，参与导电，使电路中电流增强。一般光敏电阻器结构如图 9-3 所示。

根据光敏电阻的光谱特性，可分为三种光敏电阻器：

紫外光敏电阻器：对紫外线较灵敏，包括硫化镉、硒化镉光敏电阻器等，用于探测紫外线。

红外光敏电阻器：主要有硫化铅、碲化铅、硒化铅。

铋化钢等光敏电阻器，广泛用于导弹制导、天文探测、非接触测量、人体病变探测、红外光谱、红外通信等国防、科学研究和工农业生产中。

光敏电阻的基本特性和主要参数：

暗电阻：光敏电阻在不受光照射时的阻值称“暗电阻”，或暗阻，此时流过的电流称“暗电流”。

亮电阻：光敏电阻在受光照射时的阻值称“亮电阻”或称亮阻，此时的电流称“亮电流”。

光电流：而亮电流与暗电流之差即为“光电流”。光敏电阻的暗电阻越大，亮电阻实际用的光敏电阻的暗电阻在 $1\text{ M}\Omega\sim 100\text{ M}\Omega$ 之间，而亮电阻在几千欧姆以下。越小，则性能越好，灵敏度就高。

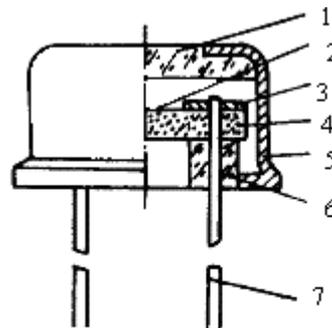


图 9-3 金属封装的光敏电阻

1-玻璃 2-光电导层 3-电极 4-绝缘衬底
5-金属壳 6-黑色绝缘玻璃 7-引线

五. 思考题

①元件检测（写出不合格元件的原因）：电阻_____、电容_____、二极管_____、三极管_____、稳压管_____。

②在图 5-1 所示防盗报警电路中，当改变 R_p 的大小时，扬声器的声音有什么变化？为

什么？

③利用 555 定时器独立完成一个实用报警电路的设计，画出所设计的电路图，并说明其工作原理。

④试用 555 定时器构成一个占空比可调的多谐振荡器，画出电路图。